

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004 年 12 月 9 日 (09.12.2004)

PCT

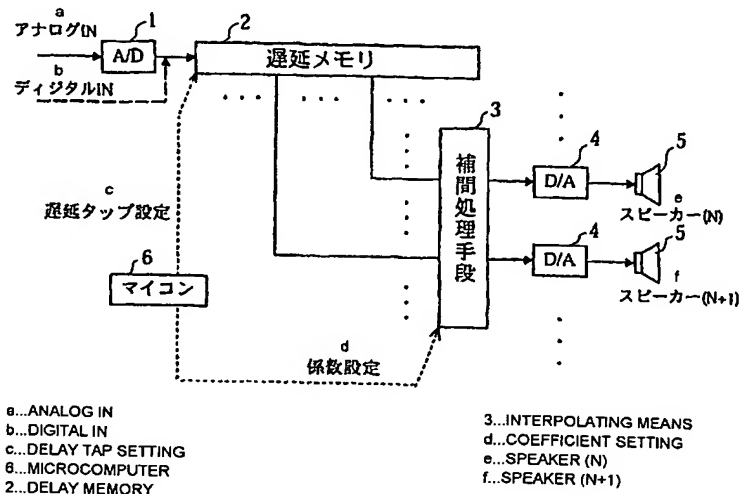
(10) 国際公開番号  
WO 2004/107812 A1

- (51) 国際特許分類<sup>7</sup>: H04S 7/00, H04R 3/12
- (21) 国際出願番号: PCT/JP2004/007917
- (22) 国際出願日: 2004 年 6 月 1 日 (01.06.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2003-156767 2003 年 6 月 2 日 (02.06.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): ヤマハ株式会社 (YAMAHA CORPORATION) [JP/JP]; 〒430-8650 静岡県 浜松市 中沢町 1 0 番 1 号 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 小長井 裕介 (KONAGAI, Yusuke) [JP/JP]; 〒430-8650 静岡県 浜松市 中沢町 1 0 番 1 号 ヤマハ株式会社内 Shizuoka (JP).
- (74) 代理人: 志賀 正武, 外 (SHIGA, Masatake et al.); 〒104-8453 東京都 中央区 八重洲 2 丁目 3 番 1 号 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: ARRAY SPEAKER SYSTEM

(54) 発明の名称: アレースピーカーシステム



(57) Abstract: An array speaker system in which speaker units are arranged in an array, signals to which predetermined time differences are imparted are supplied to the speaker units, and the directivity of an acoustic signal beam emitted from the speaker units are controlled. The array speaker system comprises a delay memory (e.g., shift register) having delay taps from which signals produced by imparting delay times different in units of the sampling period to the input signal are outputted and interpolating means for conducting interpolation of the outputs of the delay memory. Control means calculates the distance from the focal point of the acoustic signal beam to each speaker unit to determine the delay times and sets an interpolation coefficient for each speaker unit. The interpolating means conducts linear interpolation of each output of the delay memory. Alternatively, an FIR low-pass filter is constituted by a delay memory and interpolating means to conduct delay and interpolation. Thus, a delayed and interpolated signal is supplied to each speaker unit so as to precisely control the directivity of an acoustic signal beam.

(57) 要約: アレースピーカーシステムは、アレー状に配列された複数のスピーカユニットに対して所定の時間差が付与された信号を供給することにより、当該スピーカユニットから放射される音響信号ビームの指向性制御を行うものであり、入力信号に対してサンプリング周期単位で異なる遅延時間を付与して出

[続葉有]



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,  
TD, TG).

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:  
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

力する複数の遅延タップを有する遅延メモリ(例えば、シフトレジスタ)と、遅延メモリの出力に対して補間処理を施す補間処理手段とを具備している。ここで、制御手段により音響信号ビームの焦点と各スピーカユニットとの間の距離を算定して遅延時間を算出するとともに、補間係数を各スピーカユニット毎に設定する。補間処理手段では、遅延メモリの出力に対して直線補間を実行する。或いは、遅延メモリ及び補間処理手段によりFIRローパスフィルタを構成して、遅延及び補間を実行する。このようにして遅延及び補間された信号を各スピーカユニットに供給し、以って、音響信号ビームの指向性制御を高精度に行う。

## 明細書

### アレースピーカーシステム

#### 技術分野

この発明は、複数のスピーカーユニットをアレー状に配列して構成したアレースピーカーシステムに関する。

#### 背景技術

従来より、複数のスピーカーユニットを規則正しく配列して音を出すアレースピーカー (alley speaker) を使用して音響信号ビーム (audio signal beam) (即ち、指向性を有しビーム化された音波) を制御する技術が知られている。例えば、特開平03-159500号及び特開昭63-9300号においてアレースピーカーシステムに関する技術が開示されている。

アレースピーカーにおける音響指向性 (sound directivity) の制御方法について図7を参照して説明する。

図7において、符号  $s p - 1 \sim s p - n$  は所定間隔をもって直線状に配列されたスピーカーユニットを示す。ここで、焦点Xに向かって放射される音響信号ビームを生成する場合、焦点Xからの距離がLである円弧Yを想定し、焦点Xと各スピーカーユニット  $s p - 1 \sim s p - n$  とを結ぶ直線と円弧Yとの交点と各スピーカーユニット  $s p - i$  ( $i = 1, \dots, n$ ) との間の距離  $L_i$  に応じた遅延時間 ( $= L_i / \text{音速} (340 \text{ m/sec})$ ) を各スピーカーユニット  $s p - i$  に入力される信号に付与する。これにより、複数のスピーカーユニット  $s p - 1 \sim s p - n$  から出力される音響信号ビームが焦点Xに同時に到達するようアレースピーカーの音響指向性を制御することができる。

このように、各スピーカーユニットから出力される音響信号ビームに所定の遅延を付与し、以って、複数の音響信号ビームが3次元空間内の任意のポイント (焦点) に同時に到達するようアレースピーカーの音響指向性を制御すると、

あかかも所定の音を焦点方向に向かって放射するような効果を得ることができる。

上記の音響指向性制御技術を応用して、複数本の音響信号ビームを部屋の任意の壁面に当てて反射させ、そこに仮想音源 (virtual sound source) を作り出し、以って、マルチチャンネルサラウンド効果 (multi-channel surround effect) を実現することができる。

図8はそのような音響指向性制御技術の応用例を示した図であり、符号81はリスニングルームを示し、符号82はテレビジョン等の映像装置を示し、符号83はアレースピーカーを示し、符号84は聴取者を示す。ここでは、所謂5.1チャンネル再生を行うものとしており、センターチャンネル (C) 信号についてはアレースピーカー83から前方に音響信号ビームを放射し、メインレフトチャンネル (L) 信号についてはリスニングルーム81の左側の壁面に当たるよう音響信号ビームを制御して仮想レフトチャンネル (virtual left channel) 85を実現し、一方、メインライトチャンネル (R) 信号については、リスニングルーム81の右側の壁面に当たるよう音響信号ビームを制御して仮想ライトチャンネル (virtual right channel) 86を実現する。また、サラウンド・レフトチャンネル (S L) 信号については左側の壁面に反射させて後方の壁面に当たるよう音響信号ビームを制御して仮想サラウンド・レフトチャンネル (virtual surround left channel) 87を実現し、一方、サラウンド・ライトチャンネル (S R) 信号については右側の壁面に反射させて後方の壁面に当たるよう音響信号ビームを制御して仮想サラウンド・ライトチャンネル (virtual surround right channel) 88を実現する。

このように、アレースピーカー83を用いてLチャンネル信号、Rチャンネル信号、S Lチャンネル信号、及びS Rチャンネル信号については、対応する音響信号ビームをリスニングルーム81の所定の壁面に当たるよう制御することにより、仮想チャンネル85～88を実現し、以って、そこから該当する音が聞こえるように立体的な音響制御を行うことができる。

また、異なるコンテンツに対して異なる音響指向性を持たせて、部屋の左右

で異なるコンテンツを聴くというような応用技術も存在し、例えば、特開平11-27604号に開示されている。

上述のように、アレースピーカーを用いて音響信号ビームの制御を行うことにより、マルチチャンネル再生や異なるコンテンツの同時再生等を実現することができる。

しかし、アレースピーカーにおいて音響信号ビームの制御を行う場合、音声波長の相違に起因した問題点が存在する。即ち、低周波数領域の信号を制御するためには、アレースピーカーの幅を十分に広くする必要があり、一方、高周波数領域の信号を制御するためには、アレースピーカー内の隣接するスピーカーユニット間の間隔を十分に狭くする必要がある。例えば、必須の音声周波数帯域である10kHzの信号についてサイドローブを十分に抑制しながら音響信号ビーム制御を行うためには、隣接するスピーカーユニット間の間隔をその信号の波長である3.4cm(=音速340m/sec÷10kHz)以下に設定することが理想的である。このとき、隣接するスピーカーユニット間の遅延時間の差は非常に小さくなる。

上記の現象について図9A及び図9Bを参照して具体的に説明する。これらの図は隣接するスピーカーユニットを3.4cm間隔で配列して構成したアレースピーカーの前面から2m離れた位置に焦点Xを設定し、当該焦点Xに向かう音響信号ビームを制御する場合の隣接スピーカーユニット(符号spa、spbで示す。)間の遅延時間の差を示しており、図9Aに示す例ではスピーカーユニットspbから横方向に1m離れた位置を基準として焦点Xを設定し、また、図9Bに示す例ではスピーカーユニットspbの位置を基準として焦点Xを設定している。

具体的には、図9Aの場合、スピーカーユニットspbから焦点Xまでの距離は2.2361m、スピーカーユニットspbに隣接するスピーカーユニットspaと焦点Xとの間の距離は2.2515mとなり、これらのスピーカーユニットspbとspaとの間の遅延時間の差は(2.2515m-2.2316m)÷340m/sec=45μsとなる。ここで、スピーカーユニット

s p a の入力信号に付与する遅延時間を  $t_a$  とすると、スピーカユニット s p b の入力信号に付与する遅延時間は  $(t_a + 45 \mu s)$  となる。また、図 9 B の場合、スピーカユニット s p b から焦点 X までの距離は 2 m、スピーカユニット s p b に隣接するスピーカユニット s p a と焦点 X との間の距離は 2.0003 m となり、これらのスピーカユニット s p b と s p a との間の遅延時間の差は  $0.0003 m \div 340 m/sec = 0.9 \mu s$  となる。この場合、スピーカユニット s p b の入力信号に対して与える遅延時間は  $(t_a + 0.9 \mu s)$  となる。

このように、隣接するスピーカユニット間の遅延時間の差は焦点 X の位置によって変化するが、通常、数十  $\mu$  秒乃至 1  $\mu$  秒以下となり、非常に小さな時間差となる。

図 10 は、前記スピーカユニットに供給する信号に夫々対応する遅延を付与するためのアレースピーカの遅延制御回路(又は音響信号ビーム制御回路)の基本構成を示す。これは、1 チャンネルの信号、即ち、1 本の音響信号ビームのみを取り扱う回路を示すものである。尚、複数のチャンネル数(又は複数本の音響信号ビーム)を取り扱う場合には、D/A 変換の前段で夫々遅延された複数チャンネルの信号を加算することにより実現できるため、図 10 の回路を簡単に拡張することができる。

図 10 において、符号 91 は A/D 変換器を示し、符号 92 は複数のタップを有する遅延メモリを示し、符号 93 はスピーカユニットに対応して設けられた乗算器を示し、符号 94 はスピーカユニットに対応して設けられた D/A 変換器を示し、符号 95 はアレースピーカを構成するスピーカユニットを示し、符号 96 は遅延タップの設定、即ち、遅延メモリ 92 に設けられた複数のタップの内、いずれのタップを前記スピーカユニット 95 に対応する乗算器 93 と接続するかを設定する制御手段(マイクロコンピュータ)を示す。

上記のように構成された遅延制御回路において、アナログの入力信号は A/D 変換器 91 にてデジタル信号に変換されて遅延メモリ 92 に供給される。一方、デジタルの入力信号は A/D 変換器 91 を経由することなく直接遅延メモ

リ 9 2 に供給される。遅延メモリ 9 2 は、例えば、遅延素子を複数段直列に接続して構成したシフトレジスタであり、その入力信号（即ち、デジタル信号）をサンプリング周期の整数倍の時間遅延した信号を各タップから出力する。マイクロコンピュータ 9 6 は、音響信号ビームを向ける焦点 X の位置に応じて各スピーカユニットの入力信号に付与する遅延時間を算出し、その算出した遅延時間に相当する遅延メモリ 9 2 のタップの出力を対応するスピーカユニットの乗算器 9 3 と選択的に接続する。このように遅延メモリ 9 2 の選択されたタップから出力される遅延信号は、乗算器 9 3 において音響信号ビーム制御に必要なウインドウ処理が実行されるとともに、ボリューム用のゲインを付与された後、D/A 変換器 9 4 においてアナログ信号に変換されて対応するスピーカユニット 9 5 に供給され、以って、所定の音響信号ビームが放射される。

このように、各スピーカユニットに供給する信号に付与する遅延時間は遅延メモリ 9 2 により選択的に設定されるのであるが、各タップ位置、即ち、サンプリング周期に相当する遅延量が遅延時間の最小単位となる。

図 1 1 は、遅延メモリ 9 2 の詳細構成を示しており、符号 9 2 - 1 ~ 9 2 - 5 ... はシフトレジスタを構成する直列に接続された遅延素子を示している。

例えば、各スピーカユニットの入力信号に付与する遅延時間を  $D_1$ 、サンプリング周期を  $T_1$  とすると、所望の遅延を実現するためのタップ数は  $D_1 / T_1$  より算出することができる。

図 1 0 に示すマイクロコンピュータ 9 6 は、焦点 X から各スピーカユニットまでの距離を計算し、以って、各スピーカユニットの入力信号に付与する遅延時間を計算し、これを遅延メモリ 9 2 の遅延タップ数として各スピーカユニットに対応して設定する。ここで、遅延タップ数は上記の  $D_1 / T_1$  の計算値の小数点以下を四捨五入することにより求められる。例えば、 $D_1 / T_1$  の計算結果の整数部を“a”と小数部を“b”からなる  $(a + b)$  で表わし、シフトレジスタの入力を  $X(z)$ 、出力を  $Y(z)$  とすると、以下のような関係が成立する。

$$b > 0.5 \text{ のとき } Y(z) = X(z) z^{-a}$$

$$b \geq 0.5 \text{ のとき } Y(z) = X(z) z^{-(a+1)}$$

仮に、サンプリング周波数  $F_s$  を  $200 \text{ kHz}$ （即ち、サンプリング周期  $T_1 = 5 \mu\text{s}$ ）、付与すべき遅延時間  $D_1$  を  $17 \mu\text{s}$  とすると、 $17/5 = 3.4$  となるため、 $a = 3$ 、 $b = 0.4$  となり、この場合、 $b < 0.5$  であるため、 $Y(z) = X(z) z^{-3}$  となる。

即ち、遅延メモリ 92 のシフトレジスタを構成する複数の遅延素子の内、遅延素子  $92-3$  のタップより遅延時間  $15 \mu\text{s}$  が付与された信号を取り出すこととなり、所望の遅延時間である  $17 \mu\text{s}$  との間に  $2 \mu\text{s}$  の誤差が生ずる。

上記のように、サンプリング周波数  $F_s$  を  $200 \text{ kHz}$  とした場合、設定できる遅延時間の最小単位は  $5 \mu\text{s}$  となるため、スピーカユニット間に所望の遅延時間差を設定することは困難となる。

また、遅延時間の分解能を上げるためには、サンプリング周波数  $F_s$  を上げればよいこととなるが、最小単位を細かく設定した遅延時間を得るためには、大きなメモリ容量が必要となるとともに、高速処理が可能な  $D/A$  変換器や  $A/D$  変換器が必要となる。また、高速なデジタル処理を実行する必要性もあるため、回路設計が困難となり、消費電力も増加し、高価になるという問題が生じる。更に、デジタルフィルタリング等のデジタル信号処理を施す場合、所定の特性を実現するためにより大きなタップ数（即ち、演算回路数）が必要となる。このため、遅延時間の分解能を上げるためにサンプリング周波数を上げることには多くのデメリットがある。

この発明は、上記の事情を考慮してなされたものであり、アレースピーカにより実現される音響信号ビームの指向性制御を高い精度で行うことができるアレースピーカシステムを提供することを目的とする。

#### 発明の開示

この発明に係るアレースピーカシステムは、アレー状に配列された複数のスピーカユニットに対して夫々対応する時間差を付与された信号を供給することにより、音響信号ビームの指向性制御を行うように構成されている。この



アレースピーカーシステムは、入力信号（即ち、音響信号）をサンプリング周期単位で遅延させる複数の遅延タップを有する遅延メモリと、制御手段（即ち、マイクロコンピュータ）により計算された遅延時間に基づき前記遅延メモリのタップから取り出された遅延信号に対して補間処理を実行する補間処理手段とからなる遅延制御回路（即ち、音響信号ビーム制御回路）を具備しており、前記補間処理手段の出力を各スピーカーユニットに供給している。

また、前記補間処理手段により直線補間を実行させてもよく、或いは、前記遅延メモリと前記補間処理手段とによりFIRローパスフィルタを構成するようにしてもよい。

このようにして、スピーカーユニットから放射される音響信号ビームの指向性制御を高精度に行うことができる。

#### 図面の簡単な説明

図1は、この発明の第1実施例に係るアレースピーカーシステムに適用される遅延制御回路の基本構成を示すブロック図である。

図2は、各スピーカーユニットの入力信号に付与する遅延に対して直線補間を実行する補間処理手段の詳細構成を示すブロック図である。

図3は、異なる係数による直線補間を実行した場合の周波数特性を示すグラフである。

図4は、この発明の第2実施例に係るアレースピーカーシステムに適用される遅延制御回路において、FIR型LPFを用いた補間処理手段の詳細構成を示すブロック図である。

図5は、異なる係数によるLPF補間を実行した場合の周波数特性を示すグラフである。

図6Aは入力信号 $X(t)$ の波形を示す。

図6Bは出力信号 $Y(t) = X(t + 15 \mu s)$ の波形を示す。

図6Cは直線補間を施したときの出力波形を示す。

図6DはLPF補間を行ったときの出力波形を示す。

図 7 は、アレースピーカーにおける音響信号ビームの制御方法について説明するための図である。

図 8 は、アレースピーカーを用いたマルチチャンネル再生方法について説明するための図である。

図 9 A は、隣接するスピーカユニット間の遅延時間の差の一例を示す図である。

図 9 B は、隣接するスピーカユニット間の遅延時間の差の他の例を示す図である。

図 10 は、アレースピーカーを構成するスピーカユニットに付与する遅延時間を制御するための遅延制御回路を示すブロック図である。

図 11 は、図 10 に示す遅延メモリの詳細構成を示すブロック図である。

#### 発明を実施するための最良の形態

この発明の実施例について添付図面を参照して詳細に説明する。

図 1 は、この発明の第 1 実施例に係るアレースピーカーシステムに適用される遅延制御回路（或いは、音響信号ビーム制御回路）の基本構成を示すブロック図である。ここでは、1つのチャンネルの音声出力（即ち、1本の音響信号ビーム）のみを取り扱う回路構成例を示している。複数のチャンネル数については、A/D変換の前段において各スピーカユニット毎に夫々所定の遅延が付与された複数チャンネルの信号を加算することで複数の音響信号ビーム制御を実現することができ、これは図 1 に示す回路構成を拡張することで容易に実現される。

図 1 において、符号 1 は所定のチャンネルに係るアナログ入力信号をデジタル信号に変換する A/D 変換器を示し、符号 2 は A/D 変換器 1 経由のデジタル信号或いは直接供給されたデジタル信号をサンプリング周期単位で遅延させて対応するタップから出力する遅延メモリを示し、符号 3 は遅延メモリ 2 の各タップ出力を用いて各スピーカユニットに供給する遅延信号に補間処理を施す補間処理手段を示し、符号 4 はアレースピーカーを構成する複数のスピーカ

ーユニットに夫々対応して設けられ、前記補間処理手段 3 において補間処理を施されたデジタル遅延信号をアナログ信号に変換する D/A 変換器を示し、符号 5 はアレースピーカーを構成して所定の間隔をもって配列されたスピーカーユニットを示している。更に、符号 6 は音響信号ビームが向けられる所定の焦点位置に応じて、当該焦点と各スピーカーユニットとの間の距離を計算し、その計算結果に基づいて各スピーカーユニット 5 に供給する信号を得るために用いる遅延メモリ 2 のタップの選択設定を行うとともに、補間処理手段 3 に対して各スピーカーユニットについて実行される補間処理に用いる係数を設定する制御手段（マイクロコンピュータ）を示す。尚、図 10 及び図 11 においては、音響信号ビーム制御に必要なウインドウ処理やボリューム用のゲインを実行するために乗算器 93 を用いていたが、本実施例では煩雑になるため、その図示及び説明を省略する。

上記のように、本実施例に係るアレースピーカーシステムにおいては、各スピーカーユニットの入力信号に付与する遅延量を補間処理により設定しているため、サンプリング周波数を高くすることなく、高精度の音響信号ビームの指向性制御を実現することができる。

次に、補間処理手段 3 の具体的構成及び動作について詳細に説明する。

図 2 は、補間処理手段 3 において直線補間（linear interpolation）を実行する場合の基本回路構成を示す。この図は、1 つのスピーカーユニット 5（即ち、複数のスピーカーユニットの内、N 番目のスピーカーユニット）に対応する遅延制御回路の構成を示すものである。

図 2 において、符号 2-1 ~ 2-5... は所定のサンプリング周期に相当する遅延時間を入力データに付与する複数の遅延素子を示しており、これにより遅延メモリ 2 が構成される。また、補間処理手段 3 は、各スピーカーユニットに対して付与する遅延時間に応じた 2 つのタップの出力（即ち、2 つの遅延素子の出力）に対して夫々所定の係数を乗算する乗算器 31 及び 32 と、これら乗算器 31 及び 32 の出力を加算し、その加算結果を D/A 変換器 4 へ出力する加算器 33 とより構成される。即ち、本実施例では、各スピーカーユニット

毎に2回の乗算処理と1回の加算処理とで構成する補間処理が実行されることとなる。

例えば、付与すべき遅延時間を $D1$ 、サンプリング周期を $T1$ とすると、所望の遅延タップ数を $D1/T1$ より求めることができる。本実施例では、 $D1/T1$ の計算結果を整数部“ $a$ ”と小数部“ $b$ ”からなる $(a+b)$ で表し、直線補間により

$$Y(z) = (1-b)X(z)z^{-a} + bX(z)z^{-(a+1)}$$

なる関係を成立させるべく係数 $b$ 及び $(1-b)$ を設定する。

ここで、図11の場合と同様に、サンプリング周期 $T1 = 5 \mu s$ 、付与すべき遅延時間 $D1 = 17 \mu s$ とした場合、 $17/5 = 3.4$ 、 $a = 3$ 、 $b = 0.4$ となるため、図2に示すように

$$Y(z) = 0.6X(z)z^{-3} + 0.4X(z)z^{-4}$$

という関係が成立する。

このように、付与すべき遅延量を実現すべく選択される隣接する2つのタップから夫々遅延信号を取り出し、その小数点以下の部分に所定の重みを付けて補間信号を生成する。

上記の補間処理はマイクロコンピュータ6による係数の算出を除けば、単純な乗算及び加算の組み合わせにより実現される。このため、実用的なアレースピーカーシステムでは、前述のように、複数チャンネル信号の加算とウィンドウ係数の乗算が必要とされるため、本実施例に係るハードウェアを実現するために新たな構成要素を追加する必要は無い。尚、処理リソースとしては、入力1チャンネル及び出力1スピーカ当たり、従来は1回の乗算及び加算のみを実行していたが、本実施例では2回の乗算及び加算が必要となる。

上記のような直線補間の利点としては、プロセッサの係数語長を無視すれば、比較的簡単な処理で時間精度（即ち、分解能）を略無限に設定することができることである。

しかし、上記の式から解るように、直線補間は所謂低域通過フィルター（LPF : low-pass filter）として作用する。しかも、係数 $b$ と $(1-b)$ が変化

するとその周波数特性も変化してしまう。

図3は、直線補間による周波数特性の一例を示すグラフである。ここでは、サンプリング周波数を192kHzに設定している。このグラフに示すように、係数bに応じて周波数特性にバラツキが生じるが、20kHz程度の周波数差については略0.5dB以内、10kHz程度の周波数差では略0.1dB以内に周波数特性のバラツキが収まっている。この値は、コンテンツの種類によっては十分実用的な範囲である。

上述のような直線補間による周波数特性の変動に不都合が生じる場合には、低次のFIR (finite impulse response) 型のLPFを用いて補間処理を実行すればよい。図4は、この発明の第2実施例に係るアレースピーカーシステムに適用される遅延制御回路(図1参照)において、低次のFIR型LPFを用いて構成した補間処理手段の詳細構成を示す。

図4に示す第2実施例では、

$$Y(z) = a_0 X(z) z^{-(a-n)} + \dots + a_n X(z) z^{-a} + \dots + a_{2n+1} X(z) z^{-(a+n+1)}$$

で示される特性を有するFIRフィルタを構成し、前記マイクロコンピュータ6はD1/T1の計算値の小数部bに対応したフィルタ係数 $a_0$ 、 $\dots$ 、 $a_n$ 、 $\dots$ 、 $a_{2n+1}$ を与えるものとする。

図4に示す第2実施例では $a=3$ 、 $b=0.4$ とし、3次のラグランジュ補間(Lagrange's interpolation) ( $n=1$ )により算出した係数を用いて、4つのタップを使用するLPF、即ち、

$$Y(z) = -0.064 X(z) z^{-2} + 0.672 X(z) z^{-3} + 0.448 X(z) z^{-4} - 0.056 X(z) z^{-5}$$

なる特性を有するLPFを構成している。

図4において、符号34、35、36、及び37は遅延メモリ2の対応するタップの出力に所定の係数を乗算する乗算器を示し、符号38は乗算器34～37の出力を加算する加算器を示す。即ち、本実施例における補間処理は4回の乗算処理と3回の加算処理により実現される。本実施例も乗算処理と加算処

理のみで実現されるため、処理リソースは入力1チャンネル及び出力1チャンネル当たり、4回の乗算及び加算が必要となる。

ここで、フィルタ係数は予めポリフェーズフィルタ (polyphase filter) を設計する要領で計算しておき、マイクロコンピュータ6内に設けられたメモリにテーブルとして記憶させておくことができる。図4では、1つのフィルタ (即ち、1つの係数b) 当たり4個の係数が必要なので、時間分解能を64倍にする場合には、256 (= 64 × 4) ワードで構成されるテーブルが必要となる。

図5は、図4に示す第2実施例における周波数特性を示すグラフである。ここで、サンプリング周波数は192kHzに設定されている。図5に示すように、20kHzの周波数差では0.05dB以下、10kHzの周波数差では0.01dB以下となるため、低次のFIRフィルタで十分に実用化できうることになる。

尚、本実施例における補間処理は前述の3次のラグランジュ補間に限定する必要は無く、例えば、2次や4次のラグランジュ補間を用いてもよい。2次のラグランジュ補間では3つのタップ出力を用い、また、4次のラグランジュ補間では5つのタップ出力を用いることとなる。

図6A乃至図6Dは、以上説明した補間処理を説明するための波形図である。

即ち、図6Aは入力信号 $X(t)$ の波形を示し、図6Bは図11に示した出力信号 $Y(t) = X(t + 15\mu s)$ の波形を示し、図6Cは図2に示した直線補間を施したときの出力信号 $Y(t) = 0.6X(t + 15\mu s) + 0.4X(t + 20\mu s)$ の波形を示し、図6Dは図4に示したLPF補間を行ったときの出力信号 $Y(t) = -0.064X(t + 10\mu s) + 0.672X(t + 15\mu s) + 0.448X(t + 20\mu s) - 0.056X(t + 25\mu s)$ の波形を示す。

上記のような補間処理により、理想的な遅延信号 (例えば、入力信号を17 $\mu s$ 送らせた信号) を生成することができる。

直線補間や低次のLPF補間では、図3及び図5に示すように、補間する位置 (即ち、係数bに相当する位置) によって周波数特性にバラツキがでてしま

う。例えば、図3の場合には、10kHzの周波数差で0.1dBのバラツキが生じる。

一方、アレースピーカーは取り扱える上限周波数に一定の限界がある。即ち、スピーカユニット間のピッチが出力波長の1/2以上になると、所定の焦点位置以外の位置にも位相が揃ってしまい、音響信号ビームが2本以上発生することとなる。実用的なスピーカユニットの直径は2cm程度であり、スピーカユニットを平面的なハニカム構造(honeycomb structure)のように互い違いに配置することによりピッチの実行長を短くすることが可能であるが、この場合でも、ピッチを2cm以下に設定することは困難である。このため、アレースピーカーにおいて制御できる上限周波数は10kHz以下となる。

このように、アレースピーカーにおいて取り扱うことができる上限周波数は可聴周波数帯域の上限周波数より低く制限されるため、補間位置による周波数特性のバラツキによる影響は殆どなく、従って、直線補間や低次のLPF補間はアレースピーカーと相性がよい。

尚、上述した実施例では、遅延メモリ2を複数の遅延素子を直列接続したシフトレジスタにより構成したが、これに限定される必要は無い。即ち、遅延メモリ2はサンプリング周期を単位とする遅延出力を得ることができるものであればよい。例えば、デジタルメモリにサンプリングされた入力信号を書き込み、所定のサンプリング周波数経過後に当該デジタルメモリから信号を読み出すようにしてもよい。

以上説明したように、この発明は種々の効果及び技術的特徴を有するものであり、以下に記述する。

- (1) アレースピーカーを構成する各スピーカユニット間の遅延時間差を非常に細かい分解能で設定することができる。また、アレースピーカーにおける音響信号ビーム制御に対して既存のデジタル処理装置のリソースを流用することができるため、この発明の実施について新たなハードウェアの追加を必要としない。
- (2) また、この発明では遅延時間の分解能を上げるためにサンプリング周

波数を上げる必要は無く、このため、大容量のメモリや高速処理が可能なD/A変換器及びA/D変換器を必要としない。従って、この発明の実現には高速デジタル処理を必要としないため、消費電力の増加やコストの増加を防止することができる。

尚、この発明は前述の実施例に限定される必要は無く、添付する請求項で規定された発明の範囲内の変更はこの発明の範囲内に包含されるものである。



### 請求の範囲

1. アレー状に配列された複数のスピーカユニットに対して所定の時間差が付与された信号を供給することにより、前記複数のスピーカユニットから放射される音響信号ビームの指向性制御を行うアレースピーカーシステムであって、

入力信号をサンプリング周期単位で遅延させる遅延メモリと、

各スピーカユニットに供給される信号に対して付与されるべき遅延時間を算出する制御手段と、

前記制御手段により算出された遅延時間に基づき、前記遅延メモリの出力に対して補間処理を施す補間処理手段とを有し、

前記補間処理手段の出力を各スピーカユニットに供給するようにしたことを特徴とするアレースピーカーシステム。

2. 前記遅延メモリは、サンプリング周期単位で入力信号を遅延させることにより、前記入力信号に対して異なる遅延時間を付与して出力する複数の遅延タップを有することを特徴とする請求項1記載のアレースピーカーシステム。

3. 前記補間処理手段は、前記遅延メモリの出力に対して直線補間を実行することを特徴とする請求項1記載のアレースピーカーシステム。

4. 前記遅延メモリと前記補間処理手段とによりFIRローパスフィルタを構成することを特徴とする請求項1記載のアレースピーカーシステム。

1/7

図 1

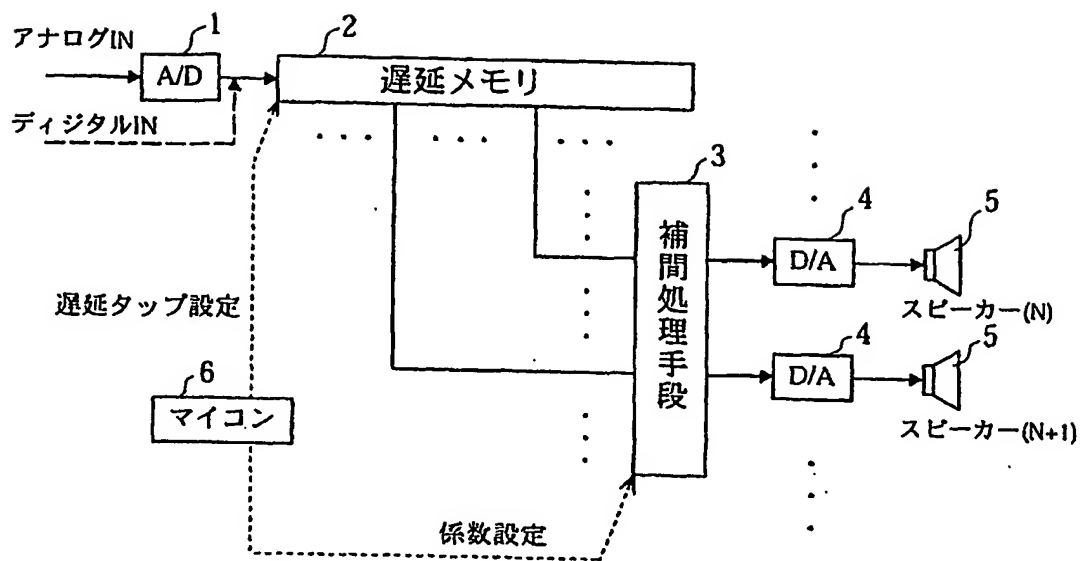
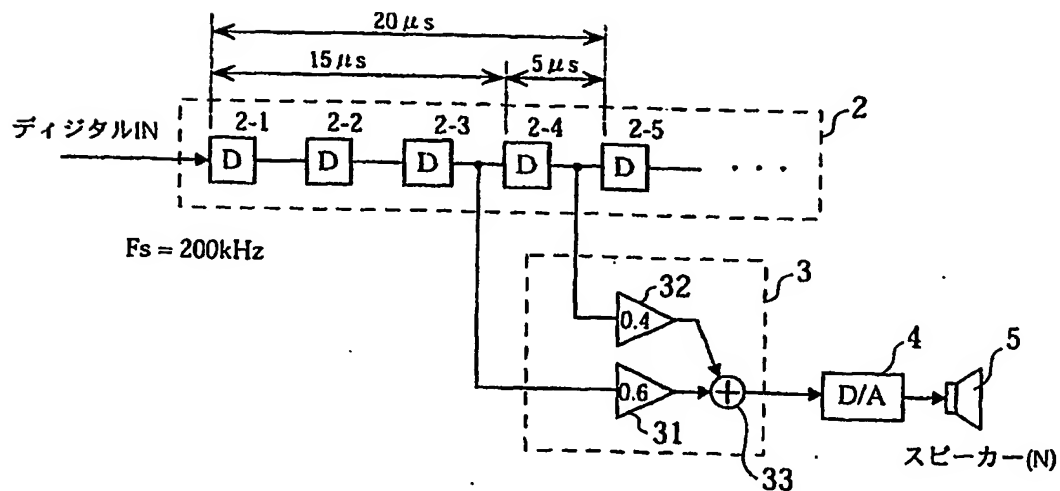


図 2



2/7

図 3

直線補間の周波数特性

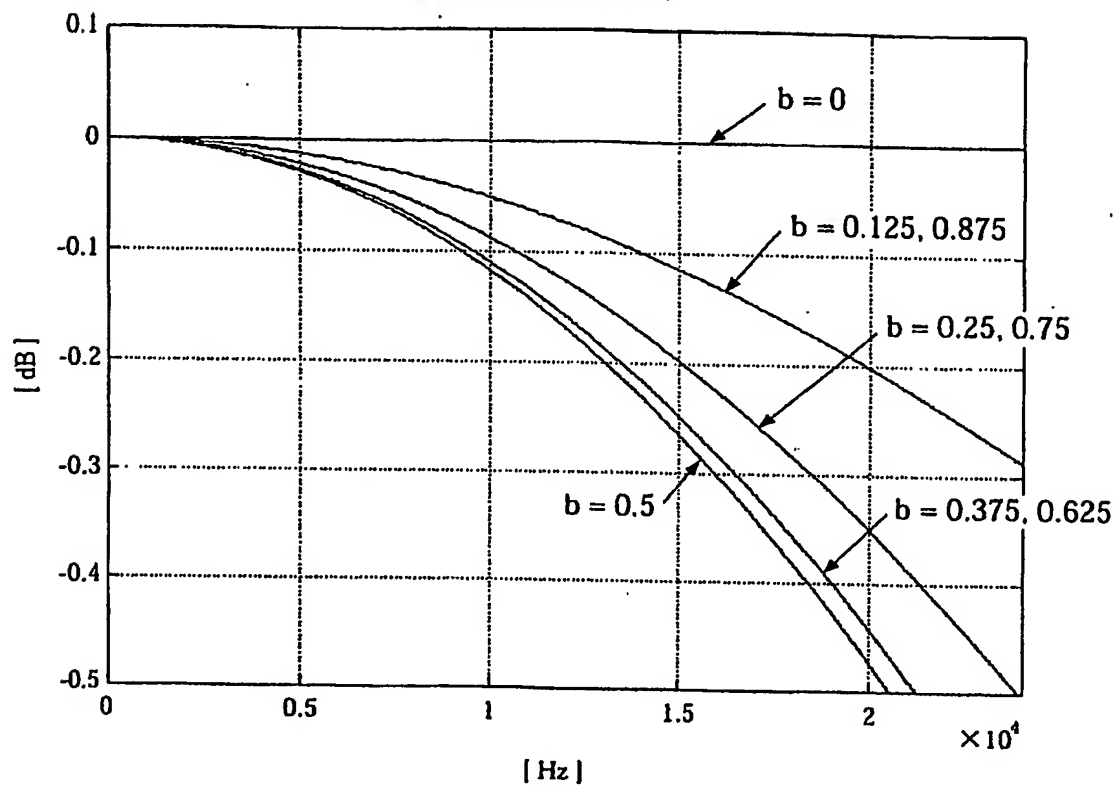
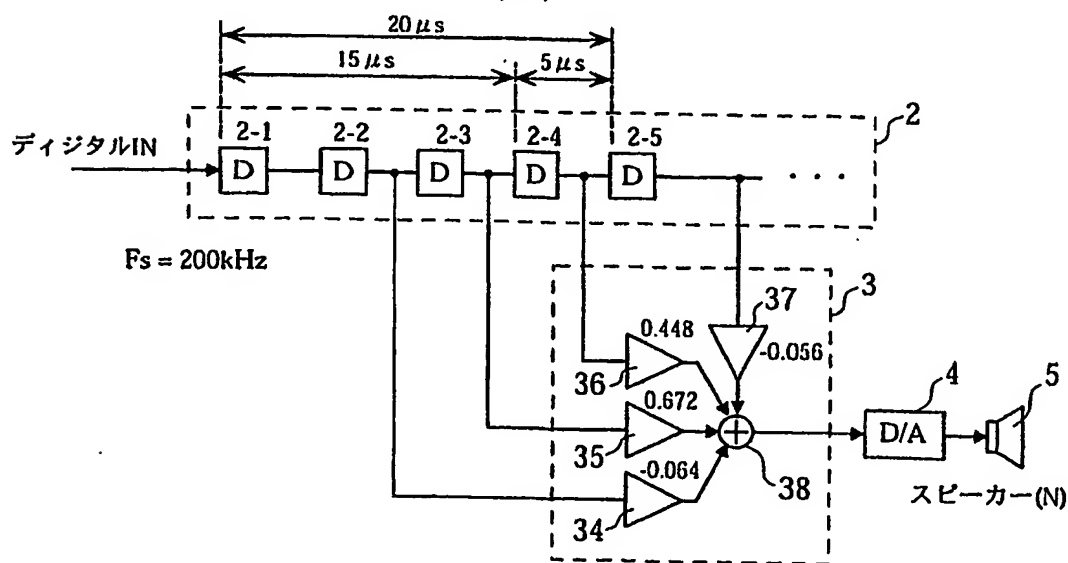
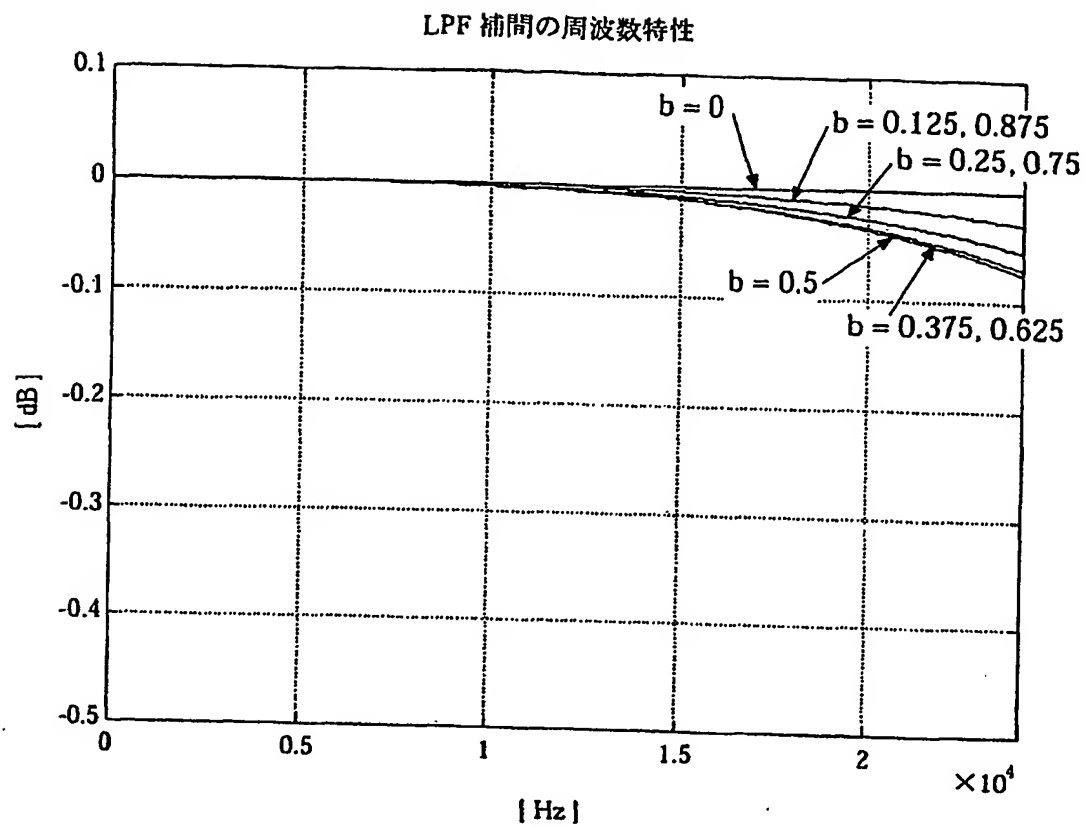


図 4



3/7

図 5



4/7

図 6 A

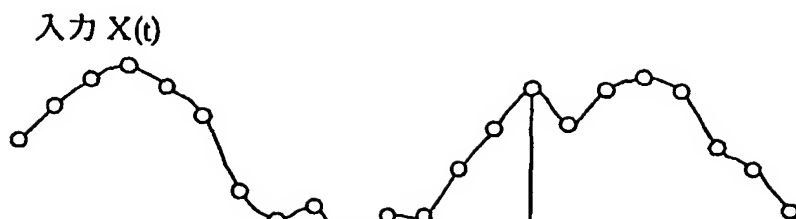


図 6 B

$$Y(t) = X(t + 15 \mu s)$$

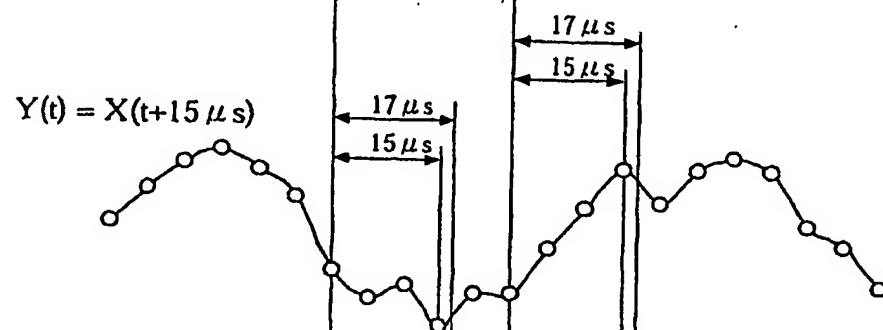


図 6 C

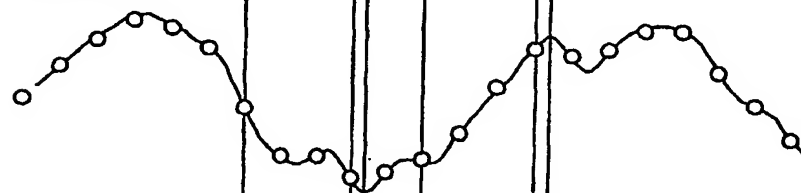
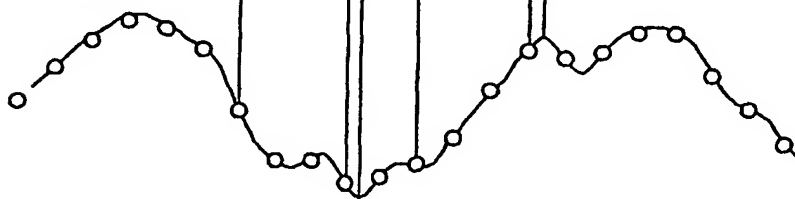
 $Y(t)$  : 直線補間

図 6 D

 $Y(t)$  : LPF補間

5/7

図 7

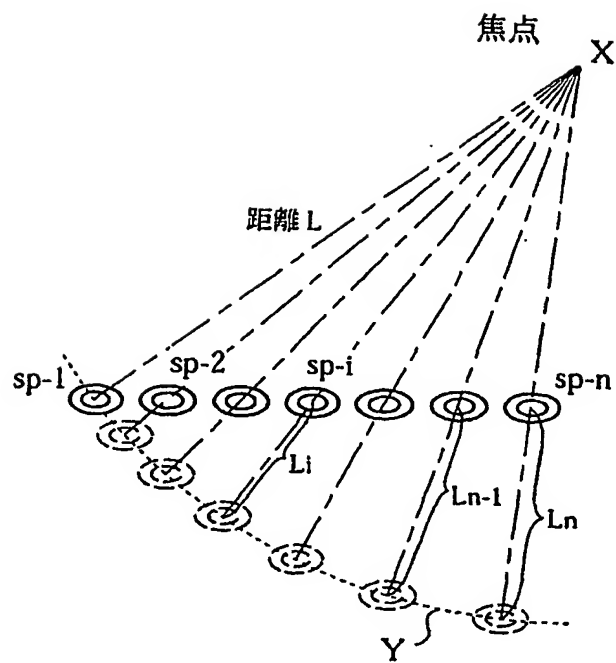
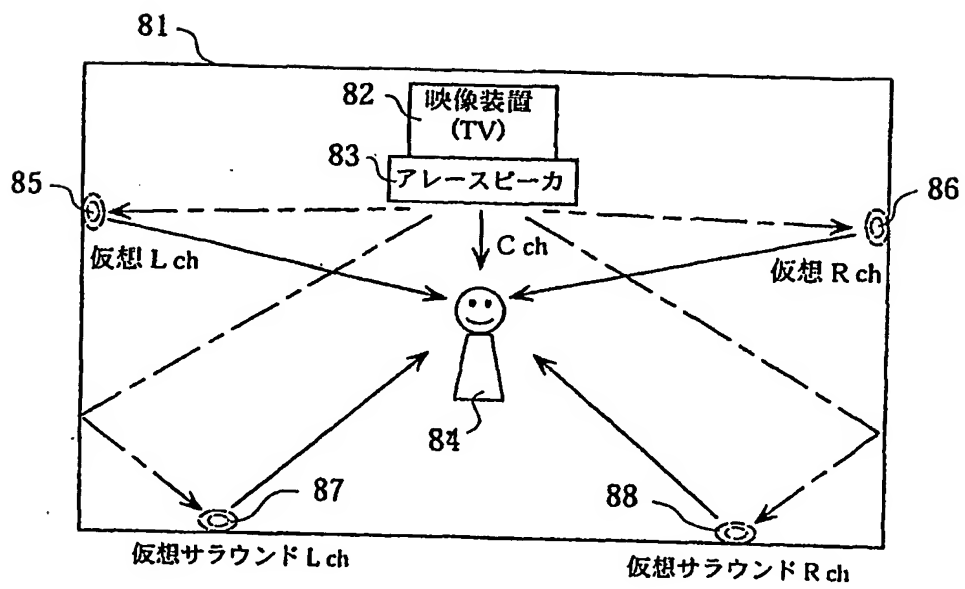
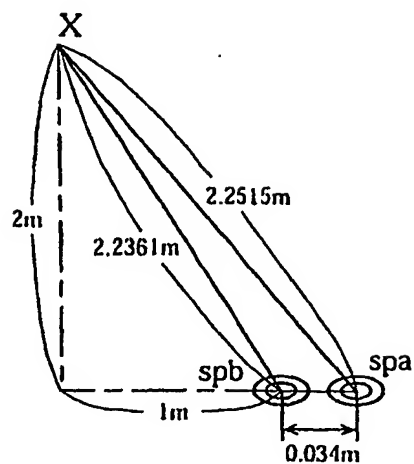


図 8



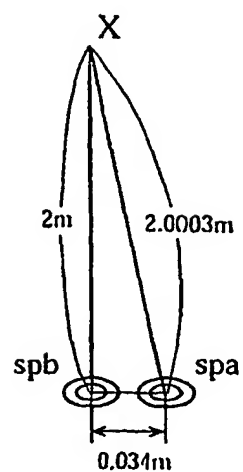
6/7

図 9 A



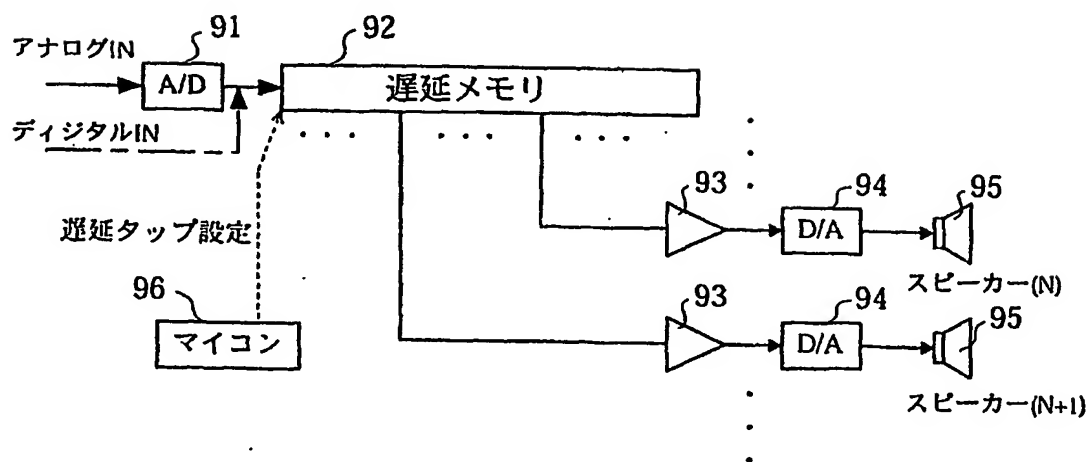
$$\text{遅延差} = 0.0154\text{m} \div 340\text{m/s} = 45 \mu\text{s}$$

図 9 B



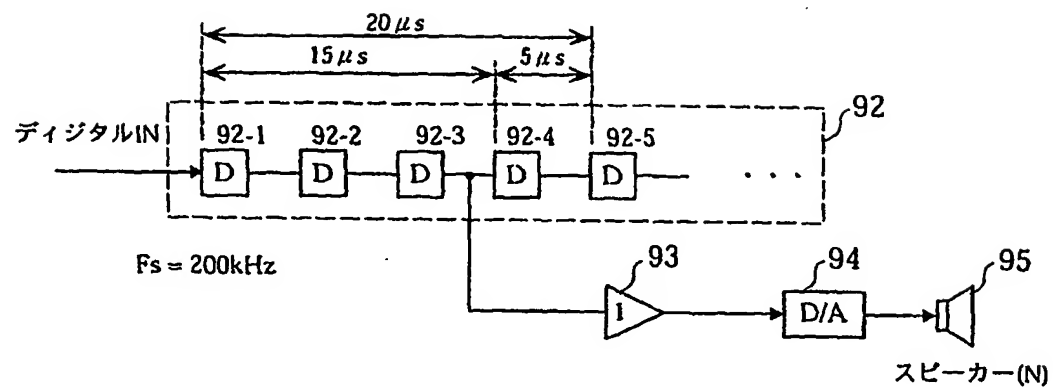
$$\text{遅延差} = 0.0003\text{m} \div 340\text{m/s} = 0.9 \mu$$

図 1 0



7/7

図 1 1





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/007917

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> H04S7/00, H04R3/12

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H04S7/00, H04R3/12, H04R1/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004  
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 4-127700 A (Matsushita Electric Industrial Co., Ltd.), 28 April, 1992 (28.04.92), Full text; Figs. 1 to 6 (Family: none)	1-4
Y	JP 5-317310 A (Hitachi Medical Corp.), 03 December, 1993 (03.12.93), Full text; Figs. 1 to 7 & US 5457996 A1	1-4

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
23 June, 2004 (23.06.04)

Date of mailing of the international search report  
13 July, 2004 (13.07.04)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## 国際調査報告

国際出願番号 PCT/JP2004/007917

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>1</sup> H04S7/00、H04R3/12

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>1</sup> H04S7/00、H04R3/12、H04R1/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2004年  
日本国登録実用新案公報 1994-2004年  
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 4-127700 A (松下電器産業株式会社) 1992. 04. 28 全文, 第1-6図 (ファミリーなし)	1-4
Y	J P 5-317310 A (株式会社日立メディコ) 1993. 12. 03 全文, 第1-7図 & US 5457996 A1	1-4

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献。

国際調査を完了した日

23. 06. 2004

国際調査報告の発送日

13. 7. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

大野 弘

5C 9175

電話番号 03-3581-1101 内線 3539